

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10190359 A**

(43) Date of publication of application: **21 . 07 . 98**

(51) Int. Cl

H03D 7/18
H03D 7/14

(21) Application number: **09363580**

(22) Date of filing: **16 . 12 . 97**

(30) Priority: **18 . 12 . 96 GB 96 9626229**

(71) Applicant: **MITEL SEMICONDUCTOR LTD**

(72) Inventor: **GRAHAM STEPHEN PETER**

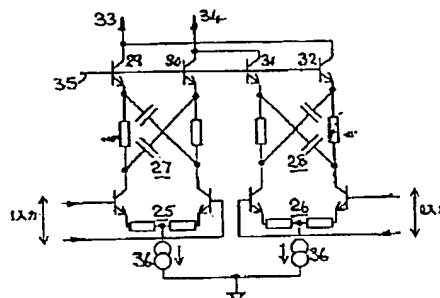
(54) VIDEO REMOVAL MIXER DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To suppress current taken out from a power source to minimum by supplying current signals corresponding to output signals from I and Q mixers to a current connection circuit which is cascade-connected through a current mode phase circuit.

SOLUTION: The I and Q output signals of opposite phases from the I and Q mixers are supplied to a pair of transistors 25 and 26 with emitter connection. The current signals from the collector electrodes of a pair of transistors 25 and 26 are phase-shifted by $+45^\circ$ and -45° by current mode phase networks 27 and 28, and they are added in output 33 connected to the collector electrodes of transistors 29 and 32 and in output 34 connected to the collector electrodes of transistors 30 and 31. Since only two current sources 36 are required with one total for a pair of the transistors 25 and 26 with emitter connection, current taken out from an energizing power source is less in the circuit constitution.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-190359

(43) 公開日 平成10年(1998) 7月21日

(51) Int.Cl.⁶

H 0 3 D 7/18
7/14

識別記号

F I

H 0 3 D 7/18
7/14

A

審査請求 未請求 請求項の数 5 F D (全 5 頁)

(21) 出願番号 特願平9-363580

(22) 出願日 平成9年(1997)12月16日

(31) 優先権主張番号 9 6 2 6 2 2 9 . 0

(32) 優先日 1996年12月18日

(33) 優先権主張国 イギリス (G B)

(71) 出願人 592201151

マイテル セミコンダクター リミテッド
MITEL SEMICONDUCTOR
LIMITED

イギリス エスエヌ2 2キューダブリュ
ー ウィルトシャー スウィンドン チェ
ニー マナ (番地なし)

(72) 発明者 ステファン ビーター, グラハム

イギリス, エスエヌ5 9エフイー, スウ
ィンドン, スパーセルズ, ロウマンド ク
ロウス 38

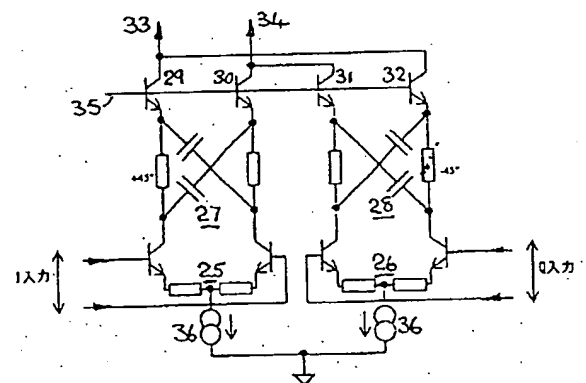
(74) 代理人 弁理士 飯田 伸行

(54) 【発明の名称】 映像排除ミキサ装置

(57) 【要約】

【課題】 電源から取り出す電流を最小限に抑えた映像排除ミキサ装置を提供する。

【解決手段】 I 及び Q ミキサからの直角位相の出力が、互いに関して位相がさらに 90° だけシフトされて加算されるようになっているミキサ装置において、移相回路がそれぞれの差動トランスコンダクタンス増幅器によって電流駆動され、加算がカスコード接続された加算用トランジスタによって実行され、必要とするバイアス電流経路の数を最小限にする。



【特許請求の範囲】

【請求項1】 I及びQミキサからの直角位相のI及びQ出力信号が互いに関して90°だけ位相がシフトされて加算されるように構成された映像排除ミキサ装置において、前記I及びQ出力信号に対応する電流信号がそれぞれの電流モード移相回路を通じて、少なくとも1つのカスコード接続された電流結合回路に供給されるように構成されていることを特徴とする映像排除ミキサ装置。

【請求項2】 それぞれのミキサからの直角位相のI及びQ出力信号がそれぞれの平衡トランスコンダクタンス増幅器及びそれぞれの電流モード移相回路を通じて、少なくとも1つのカスコード接続された電流結合回路に供給されるように構成されていることを特徴とする映像排除ミキサ装置。

【請求項3】 Iミキサ及びQミキサのそれぞれからの出力信号に関して、それぞれのミキサからの前記出力信号が逆位相でベース電極に供給されるエミッタ結合の対の増幅器トランジスタと、電流モード移相器と、一对の電流結合トランジスタとを具備し、各対の増幅器トランジスタのトランジスタのコレクタ電極がそれぞれの移相器を通じてそれぞれの対の電流結合トランジスタのエミッタ電極に接続され、一方の対の電流結合トランジスタのコレクタ電極が他方の対の電流結合トランジスタのコレクタ電極のそれぞれに接続されることを特徴とする映像排除ミキサ装置。

【請求項4】 Iミキサ及びQミキサのそれぞれからの出力信号に関して、それぞれのミキサからの前記出力信号が逆位相でベース電極に供給されるエミッタ結合の対の増幅器トランジスタと、第1及び第2の出力を有する電流モード移相器とを具備し、各対の増幅器トランジスタのトランジスタのコレクタ電極がそれぞれの移相器を通じて一对の電流結合トランジスタのエミッタ電極に接続され、前記電流結合対のトランジスタの各トランジスタのエミッタ電極が前記移相器のそれぞれの出力に接続されることを特徴とする映像排除ミキサ装置。

【請求項5】 少なくとも1つの移相器のキャパシタの最も下側のプレートが1つの又は前記それぞれの電流結合トランジスタのエミッタ電極に接続されていることを特徴とする請求項1乃至4のいずれかに記載のモノリシックに形成された映像排除ミキサ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は映像（イメージ）排除ミキサ装置に関し、詳しく言うと、限定するものではないが、映像排除ミキサ装置用の加算回路に関する。

【0002】

【従来の技術】映像排除ミキサ装置においては、I及びQミキサからの直角位相出力信号がさらに90°だけ互いに関して移相されて加算され、I及びQ出力信号の「求められている」成分が同相となって互いに増強する

ようになり、他方、映像信号は位相がずれて相殺するようになる。

【0003】

【発明が解決しようとする課題】既知の映像排除ミキサ装置においては、移相回路及び加算回路が、通例のように、個別の回路として設計されており、各回路がそれ自身のバイアス電流を付勢用の電源より得ている。しかしながら、そのような装置が小型化された受信機の一部、特に電池作動の受信機の一部を形成すべきである場合には、電源の電流の流出を最小限に保つことが望ましい。

【0004】

【課題を解決するための手段】この発明の第1の面によれば、I及びQミキサからの直角位相のI及びQ出力信号が互いに関して90°だけ位相がシフトされて加算されるように構成された映像排除ミキサ装置において、前記I及びQ出力信号に対応する電流信号がそれぞれの電流モード移相回路を通じて、少なくとも1つのカスコード接続された電流結合回路に供給されるように構成される。

【0005】この発明の第2の面によれば、映像排除ミキサ装置において、それぞれのミキサからの直角位相のI及びQ出力信号がそれぞれの平衡トランスコンダクタンス増幅器及びそれぞれの電流モード移相回路を通じて、少なくとも1つのカスコード接続された電流結合回路に供給されるように構成される。

【0006】この発明の第3の面によれば、映像排除ミキサ装置は、Iミキサ及びQミキサのそれぞれからの出力信号に関して、それぞれのミキサからの前記出力信号が逆位相でベース電極に供給されるエミッタ結合の対の増幅器トランジスタと、電流モード移相器と、一对の電流結合トランジスタとを具備し、各対の増幅器トランジスタのトランジスタのコレクタ電極がそれぞれの移相器を通じてそれぞれの対の電流結合トランジスタのエミッタ電極に接続され、一方の対の電流結合トランジスタのコレクタ電極が他方の対の電流結合トランジスタのコレクタ電極のそれぞれに接続される。

【0007】この発明の第4の面によれば、映像排除ミキサ装置は、Iミキサ及びQミキサのそれぞれからの出力信号に関して、それぞれのミキサからの前記出力信号が逆位相でベース電極に供給されるエミッタ結合の対の増幅器トランジスタと、第1及び第2の出力を有する電流モード移相器とを具備し、各対の増幅器トランジスタのトランジスタのコレクタ電極がそれぞれの移相器を通じて一对の電流結合トランジスタのエミッタ電極に接続され、前記電流結合対のトランジスタの各トランジスタのエミッタ電極が前記移相器のそれぞれの出力に接続される。

【0008】上記第1乃至第4の面のいずれかによるモノリシックに形成された映像排除ミキサ装置は、少なく

とも1つの移相器のキャパシタの最も下側のプレートが1つの又は前記それぞれの電流結合トランジスタのエミッタ電極に接続されていてもよい。

【0009】

【発明の実施の形態】以下、この発明による影像排除ミキサ装置の実施形態について、添付図面を参照して単なる例示として説明する。まず、図1を参照すると、I及びQミキサ1及び2を組み入れたミキサ装置において、これら2つのミキサに印加される局部発振器信号は、例えばそれぞれの移相器3及び4を使用して共通の局部発振器源からの信号の位相を $+45^\circ$ 及び -45° だけシフトすることによって、直角位相状態とされる。これらI及びQ出力信号がその後、例えばそれぞれの $+45^\circ$ 移相器5及び -45° 移相器6によって、互いに関してさらに 90° だけ位相がシフトされ、加算回路7において加算されると、これら2つの出力信号からの「求められている」側波帯（サイドバンド）の信号成分は互いに増強し合うようになり、他方、「影像（イメージ）」サイドバンドの信号成分は相殺されるようになる。

【0010】図2に示す移相ネットワークは入力8及び9に平衡信号、即ち、逆位相信号を受信し、出力10及び11に、同じく逆位相であるが、ある意味では入力8及び9の信号に関して位相が抵抗12及びキャパシタ13の値によって決まる量だけシフトされている信号を提供する。

【0011】図3に示すように2つのそのような移相ネットワーク14及び15が利用されてもよい。この図3のネットワークにおいて、エミッタホロワ回路16及び17を通じて供給される逆位相のIチャンネル信号は $+45^\circ$ だけ位相がシフトされてエミッタ結合の対のトランジスタ18に送られ、また、エミッタホロワ回路19及び20を通じて供給される逆位相のQチャンネル信号は -45° だけ位相がシフトされてエミッタ結合の他の対のトランジスタ21に送られる。トランジスタ対18及び21のコレクタ電極からの電流出力信号は出力22及び23において加算される。

【0012】図3の縦続（カスケード）接続された回路構成においては、エミッタホロワ16、17、19及び20のそれぞれ、並びにエミッタ結合の対のトランジスタ18及び21のそれぞれはそれ自身の電流源を必要とする。

【0013】図4を参照すると、この発明による第1の実施例の影像除去ミキサ装置が例示されており、この影像排除ミキサ装置においては、逆位相のI及びQチャンネル信号はそれぞれのエミッタ結合のトランジスタ対25及び26にそれぞれ供給される。これらトランジスタ対25及び26のコレクタ電極からの電流信号はそれぞれの電流モード移相ネットワーク27及び28によって $+45^\circ$ 及び -45° だけ位相がシフトされ、トランジスタ29、32のコレクタ電極に接続された出力33及び

トランジスタ30、31のコレクタ電極に接続された出力34において加算される。トランジスタ29及び30は対のトランジスタ25とそれぞれカスコードに接続されており、また、トランジスタ31及び32は対のトランジスタ26とそれぞれカスコードに接続されており、バイアス電位が共通の経路（パス）35を通じてトランジスタ29～32のベース電極に供給される。各エミッタ結合のトランジスタ対25、26に対して1つの合計で2つの電流源36のみを必要とするから、本回路構成は図3の回路構成よりも付勢用電源（図示せず）から取り出す電流は少ない。

【0014】図5は電流モードで動作するための移相ネットワークを例示する。このネットワークは本質的には図2の電圧モードネットワークと同様である。図5に示す回路構成においては、ノード37及び38はトランジスタ対25又は26のトランジスタのコレクタ電極にそれぞれ接続されるであろうし、ノード39及び40はトランジスタ29及び30又は31及び32のエミッタ電極にそれぞれ接続されるであろう。

【0015】この回路構成が半導体基板上に集積回路としてモノリシックに作られると、移相器27、28のキャパシタのそれぞれを、上記半導体基板上に最も近いために基板パラシチック（寄生容量）の主原因となるそれらの最も下側のプレートがそれらの関連する組のトランジスタ29～32のエミッタ電極に接続されるように、接続すると有益であることが分かった。このように、これらノードに出現する電圧はトランジスタ対25、26と移相器27、28間のノードに出現する電圧よりも、それらエミッタの入力インピーダンスが低いために、低いので、パラスチックの影響は最小限になる。これによって直線性が改善されることになる。

【0016】図6を参照すると、この発明による第2の実施例の影像除去ミキサ装置が例示されており、逆位相のI及びQチャンネル信号はそれぞれのエミッタ結合のトランジスタ対25及び26にそれぞれ供給される。これらトランジスタ対25及び26のコレクタ電極からの電流信号はその後それぞれの電流モード移相ネットワーク27及び28によって $+45^\circ$ 及び -45° だけ位相がシフトされる。これまで記載した回路構成は図4に示したものと同一であり、同様の素子、部分には図4と同じ参照番号が付けられている。本回路構成においては、電流の加算は加算用トランジスタ41及び42のエミッタ電極において実行される。トランジスタ41、42は、それらのエミッタインピーダンスによって定まるそれらの入力インピーダンスが移相ネットワーク27、28の出力インピーダンスよりも実質的に低いので、このようにして所望の加算を実行することができる。トランジスタ41及び42は、しかしながら、出力43及び44に提供される出力信号に対して依然として高インピーダンスを呈する。何故ならば、このインピーダンスはこれら

トランジスタ41、42のコレクティンピーダンスによって定まるからである。トランジスタ41及び42はトランジスタ対25及び16のトランジスタとカスコードに接続され、バイアス電位が共通の経路35を通じてトランジスタ41及び42のベース電極に供給される。図4の回路構成と同様に、各エミッタ結合のトランジスタ対25、26に対して1つの合計で2つの電流源36のみを必要とするから、本回路構成は図3の回路構成よりも付勢用電源（図示せず）から取り出す電流は少ない。

【0017】ここで、図4の回路構成と同様に、移相器27、28のモノリシックに形成された各キャパシタの最も下側のプレートとをそれらの関連する組のトランジスタ41、42のエミッタ電極に接続すると有益であることが分かった。

【図面の簡単な説明】

【図1】 映像排除ミキサ装置の一例を概略的に示す回路構成図である。

【図2】 通常の移相ネットワークの一例を示す回路図である。

【図3】 映像排除ミキシング用の通常の回路構成の一例を示す回路図である。

【図4】 この発明による映像排除ミキサ装置の第1の実

施例を示す回路図である。

【図5】 図4の回路構成において使用される電流モード移相ネットワークの一例を示す回路図である。

【図6】 この発明による映像排除ミキサ装置の第2の実施例を示す回路図である。

【符号の説明】

1：Iミキサ

2：Qミキサ

3、4、5、6：移相器

7：加算回路

8、9：入力

10、11：出力

25、26：エミッタ結合のトランジスタ対

27、28：電流モード移相ネットワーク

29～32：トランジスタ

33、34：出力

35：共通の経路（バス）

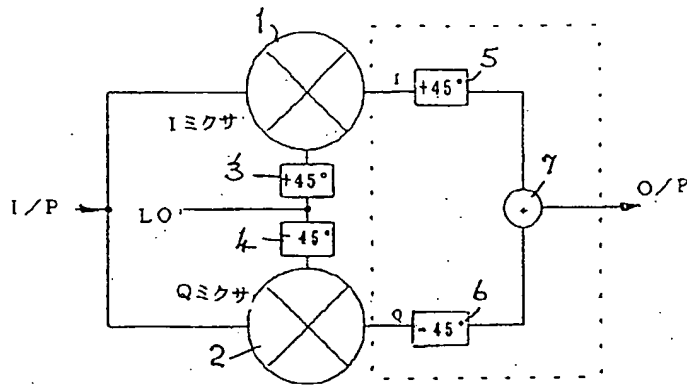
36：電流源

37～40：ノード

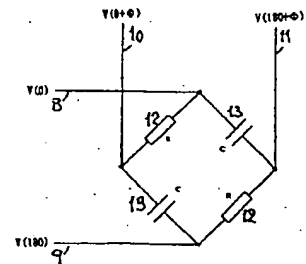
41、42：加算用トランジスタ

43、44：出力

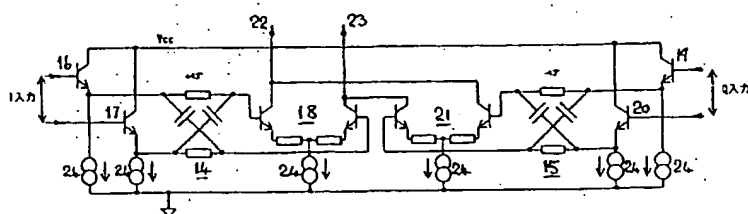
【図1】



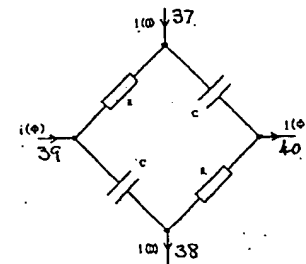
【図2】



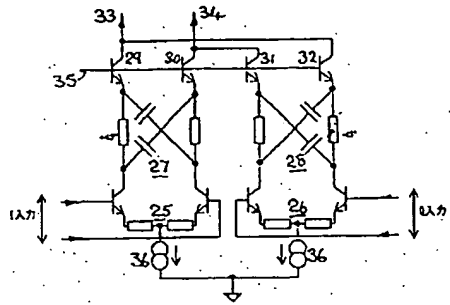
【図3】



【図5】



【図4】



【図6】

